

Эволюция технологий и материалов силовой полупроводниковой микроэлектроники

Часть 2. Корпуса, материалы и технологии сборки

Дмитрий БОДНАРЬ,
к.т.н., генеральный директор,
АО «Синтез Микроэлектроника»

Повышение мощности чипов силовой электроники при одновременном уменьшении их размеров для снижения теплового сопротивления чип–корпус и потерь мощности потребовали разработки новых конструкций корпусов, новых методов и материалов для разварки внутренних выводов и монтажа чипов. Важным направлением стали новые способы теплоотвода более мощных корпусов, корпуса с верхним монтажом и теплоотводом чипов и интегрированные корпуса с двухсторонним охлаждением, создаваемые непосредственно на печатной плате. Применение медных клипсов вместо разварки внутренних проволочных выводов стало характерным не только для мощных, но и для маломощных дискретных ИЭТ. Пластины большего диаметра и чипы силовой электроники потребовали ультраутонения до 20–50 мкм, а также создания новых методов работы с такими пластинами. Технология монтажа чипов спеканием пасты серебра и меди под давлением для силовых ИЭТ начинает заменять классический способ монтажа напайкой на мягкие припой.

Мировые тенденции сборки силовых полупроводников

Рост мощности силовых полупроводников выдвинул новые требования не только к кристаллам, но и к корпусам, материалам и технологии сборки ИЭТ [1]. Создание более мощных приборов на основе широкозонных полупроводников (ШЗП) в еще большей мере усилило эти требования. Для их реализации требуются корпуса новых типов, новые способы и материалы монтажа внутренних выводов, теплоотвода корпуса, обеспечивающих снижение теплового и электрического сопротивления. Еще одним важным фактором, позволяющим повысить мощность силовых полупроводников, является более высокая температура перехода 175°C и выше, обеспечиваемая ШЗП в сравнении с кремнием. Она позволяет расширить область безопасной работы приборов. Однако именно при таких температурах традиционные паяные материалы начинают разрушаться. Кроме того, возникают более жесткие требования к толщине чипов и металлизации их обратной стороны, применению новых герметизирующих компаундных материалов, основанных не на силиконовых, а на эпоксидных наполнителях. Последние обладают хорошей пластичностью, термостабильностью и лучшей влажностойкостью, то есть более жесткие условия эксплуатации создают новые вызовы и предъявляют более строгие требования к сборочным материалам и корпусам. Именно в этих направлениях происходит эволюция материалов и сборочных технологий силовых полупроводников.

Мировыми тенденциями сборки силовых полупроводников являются:

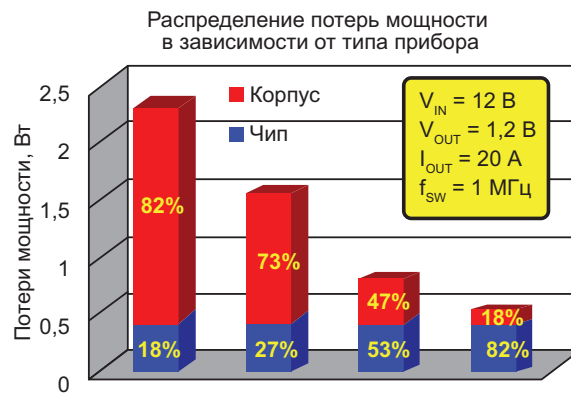
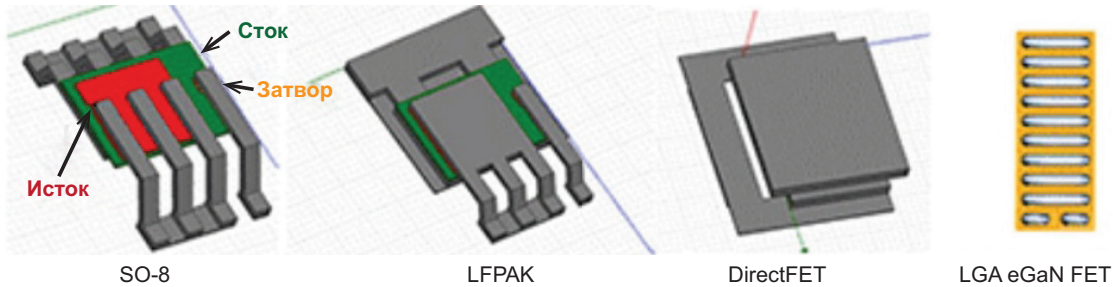
- заметный рост мощности дискретных полупроводников и силовых ИС;
- пересмотр концепций и конструкций корпусов силовой электроники для обеспечения большой мощности – без этого все преимущества чипов на новых материалах могут нивелироваться в несоответствующих корпусах;
- переход к «безвыводным» мощным корпусам и их интеграции с теплоотводом в печатную плату;
- разработка новых конструкций и материалов теплоотвода мощных корпусов;
- использование новых материалов для улучшения статических и динамических параметров силовых ИЭТ (SiC, GaN, Ga₂O₃, AlN и др.), требующих новых подходов к технологиям и инструментам сборки из-за отличия их механических свойств от традиционного кремния;
- переход к 2,5–3D сборке, в том числе с использованием чипов и чиплетов разных типов;
- переход к тонким и ультратонким пластинам, потребовавшим новых методов, материалов и инструментов сборки;
- интеграция в одном чипе (корпусе) функций управления (драйвера), силовых выходных каскадов, датчиков тока, температуры, обратной связи и т. д., вызвавшая переход к многокристальной и дифференцированной моночиповой сборке;

- переход с керамических и металлокерамических на пластиковые корпуса в изделиях для военного и космического применения, включая радиационно-стойкие.

Эволюция корпусов изделий силовой электроники

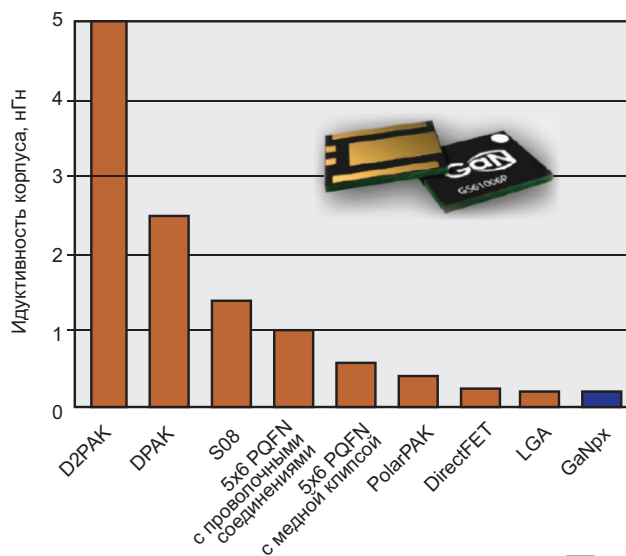
На смену традиционным для силовой продукции выводным корпусам под монтаж в отверстия типа TO-220, TO-247 и т.д. пришли выводные корпуса поверхностного монтажа типа TO-263, TO-252, а затем «безвыводные» DFN8, LGA и др. Термин «безвыводные» корпуса с технической точки зрения не совсем корректный, но применяется даже в технической литературе и означает, что внешние пластинчатые

(а не проволочные) выводы не выходят за периметр корпуса. Корпуса микросхем силовой микроэлектроники эволюционировали от вертикальных DIP-конструкций к модификациям поверхностного монтажа типа SOT, SOP, HSOP и др., а в текущих конструкциях – к «безвыводным» корпусам типа QFN, DFN и др., а также к корпусам LGA, BGA с шариковыми выводами. У выводных корпусов – большие потери мощности и паразитные индуктивности, которые ухудшают параметры кремниевых и GaN-чипов мощных транзисторов. На рис. 1а приведены распределения потерь мощности между чипом и корпусами некоторых типов, демонстрирующие, что в выводных корпусах свыше 70% потерь приходится именно на корпус [2]. Паразитные индуктивности разных корпусов подтверждают недостатки выводных корпусов (рис. 1б) [3].



а

Сравнение значений индуктивности корпусов разных типов



б

Преимущества корпуса с низкой индуктивностью:

- минимизация потерь
- минимальные электромагнитные помехи
- минимальный выброс напряжения
- упрощает управление затвором
- более быстрая работа

Индуктивность GaNpx такая же низкая, как у бескорпусного изделия LGA

Рис. 1. а) распределение потерь мощности между кристаллом и корпусом; б) паразитные индуктивности корпусов разных типов

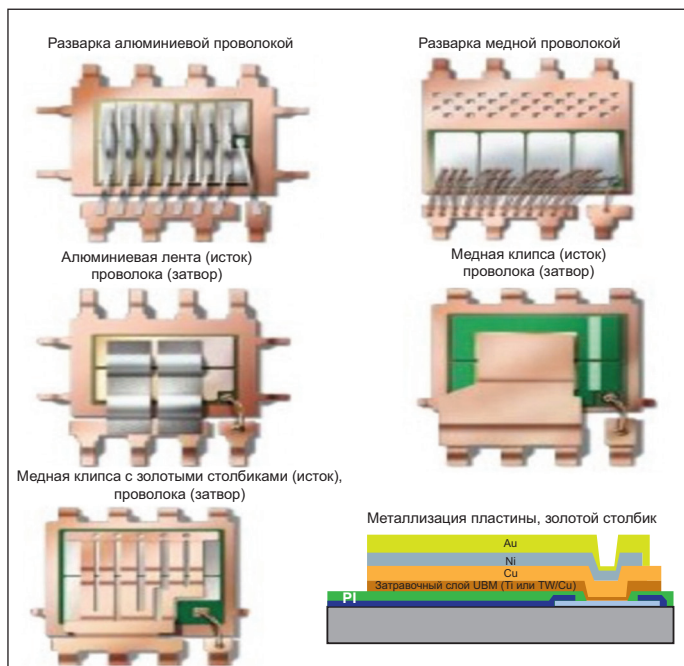


Рис. 2. Варианты монтажа внутренних выводов мощных MOSFET-транзисторов

Еще одним важным заключением является необходимость пересмотра конструкций и технологий монтажа внутренних соединительных выводов между чипом и корпусом. Традиционные проволочные выводы из Al, Au, Cu тоже ухудшают мощностные и паразитные параметры чипов, что требует применения новых технологий. На рис. 2 показаны некоторые методы монтажа внутренних выводов силовых транзисторов с помощью разварки проволокой Al, Cu, алюминиевой ленты и монтажа медных клипсов. Использование медных клипсов стало одной из важных особенностей современных типов силовых дискретных корпусов и технологий монтажа для новых поколений чипов и приборов с возрастающей мощностью. Клипсы применяются в выводных и «безвыводных» корпусах разных компаний, но передовые компании обязательно применяют их в своих техпроцессах и корпусах. На (рис. 3) показан корпус CSPAК1212 (SO-8) компании Nexperia с медными клипсами, применяемый для мощных транзисторов [4]. На рис. 4 приведены сравнительные результаты параметров MOSFET транзисторов компании ROHM с разваркой внутренних выводов алюминиевой лентой и с медными клипсами [5]. Сопротивление выводов во втором случае снижается вдвое (рис. 4а), а рабочий ток увеличивается с 80 до 120 А; проходное сопротивление R_{on} снижается на 50%, а заряд затвора – на 40% (рис. 4б).

Заметим, что медные клипсы для монтажа применяются не только для силовых приборов высокой и средней мощности, но и для снижения потерь для маломощных приборов. Эволюция маломощного корпуса SOD-123 от типового варианта выводного корпуса поверхностного монтажа к условно «безвыводному» SOD-123F с использованием медных клипсов и к SOD-123EP с ассиметрично увеличенной площадью нижних выводов для улучшения теплоотвода от корпуса позволила более чем на треть увеличить мощность корпуса (рис. 5) [6].

Еще одной новой и важной генерацией корпусов для современных транзисторов повышенной мощности являются корпуса с верхним монтажом чипов и охлаждением на печатной плате (перевернутый корпус), а также интегрированные корпуса, создаваемые непосредственно на печатной плате (рис. 6а) [7]. Примером первого типа являются корпуса T2PAK компании Onsemi и QDPAK, PG HDSOP16 компании Infineon, позволяющие в два раза снизить тепловое сопротивление R_{thjc} приборов [8–9]. Эти корпуса позволяют использовать более массивные и эффективные теплоотводы сверху корпуса на печатной плате, не увеличивая ее площадь. Пример такого охлаждения

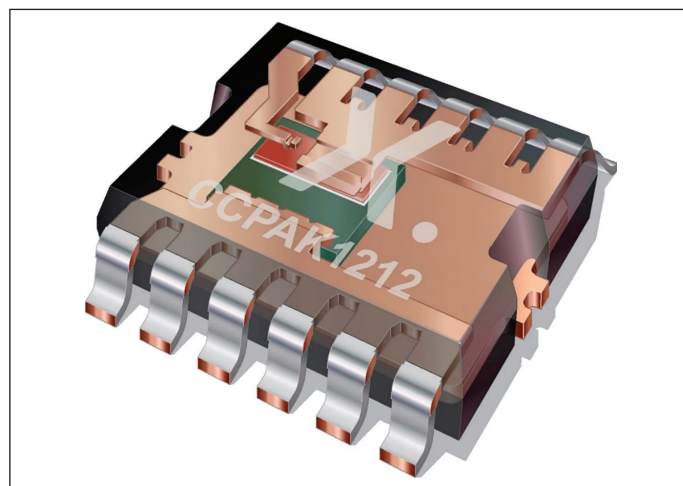


Рис. 3. Корпус CSPAК1212 (SO-8) компании Nexperia с медными клипсами

корпуса QDPAK показан на (рис. 6б). Двустороннее охлаждение корпуса – еще одна тенденция в силовой электронике, которая позволяет использовать открытый вывод истока для отвода тепла и увеличения допустимого тока устройства. Его применяют в своих корпусах многие компании, в том числе Wolfspeed [10].

Корпус второго типа, интегрированный в печатную плату, позволяет снизить его размеры на плате и уменьшить потери мощности. Его примерами являются корпуса MicroSIP от Texas Instruments и BLADE от Infineon, а также корпуса PowerFET [11]. Особенностями PowerFET (рис. 7) является то, что при меньшем размере корпуса PowerFET в сравнении с типовыми корпусами DFN5х6 они на 50% тоньше и позволяют на треть снизить сопротивление $R_{DS(on)}$ транзисторов. Обычно под корпусами PowerFET понимают несколько разновидностей корпусов, различающихся не только конструкцией, но и материалами, однако все они, как правило, используют двухсторонний теплоотвод.

Корпуса новых типов и более мощные чипы позволили поднять средние значения рабочих токов транзисторов до 300 А и выше, характерных прежде только для силовых модулей больших размеров с массивными теплоотводящими фланцами этих корпусов. Такие корпуса стали применяться не только в мощных транзисторах на основе SiC и GaN, но и в усовершенствованных MOSFET по новым кремниевым технологиям.

Следует также заметить, что применение металлокерамических и металлостеклянных корпусов, в отличие от «безвыводных» металлопластмассовых корпусов, не обеспечивает реализацию всех преимуществ таких мощных ИЭТ из-за их конструкции, худших мощностных, тепловых и паразитных параметров самих корпусов.

Еще одним заимствованным из технологий СБИС является применение технологий 2,5–3D сборки. Компания Texas Instruments использует ее в своей технологии PowerStack в корпусе NexFET с вертикальным монтажом чипов ИС и MOSFET в преобразователях TPS546C23 SWIFT (рис. 8) [12–13].

Очень важной является эволюция корпусов и ИЭТ для военной и радиационно-стойкой космической электроники, где монолитные и металлопластмассовые корпуса с открытой полостью вытесняют классические герметичные керамические и металлостеклянные корпуса за исключением приложений для экстремальных условий дальнего космоса. Ведущие мировые полупроводниковые производители силовой и СВЧ-электроники устойчиво расширяют их применение [14–15].

Переход к ультратонким пластинам

Тенденции снижения толщины пластин и корпусов в мировой микроэлектронике наблюдаются давно и затрагивают приборы всех

категорий. Из рис. 9 видно, что толщина корпусов микросхем разных типов менее 0,5 мм уже стала нормой [16].

Эта тенденция наблюдается несколько десятилетий, и очевидно, что она также требует утонения самих пластин и (рис. 10) [17]. Пластины силовой электроники относятся к категории наиболее требовательных, в первую очередь из-за возрастающей мощности чипов и необходимости снижения теплового и проходного сопротивления. У пластин других категорий и, главным образом, микросхем памяти, основным лимитирующим фактором являются требования 3D-сборки с многоярусным монтажом чипов и ограничением вертикальной высоты сборки.

Усложняющим фактором для утонения является постоянное увеличение диаметра пластин, который на современных производствах

чипов силовой электроники достиг 300 мм. Поскольку практически все новые производственные линии силовых чипов в Китае, Тайване, Южной Корее, Японии, США используют 300-мм пластины, устранение механической деформации утоненных до 50 мкм пластин повышенного диаметра требует новых методов утонения и инструментов для работы с такими пластинами. Одним из таких методов утонения является процесс ТАЙКО компании DISCO (рис. 11) [18]. Главной особенностью во время утонения является формирование по периметру пластины утолщенной кромки, предотвращающей деформацию. Эта кромка удаляется методом круговой резки на финишной стадии перед сквозной резкой пластины на чипы. До этой стадии утоненные пластины проходят операции нанесения металлизации на обратную сторону, зондовое и функциональное тестирование, другие операции;

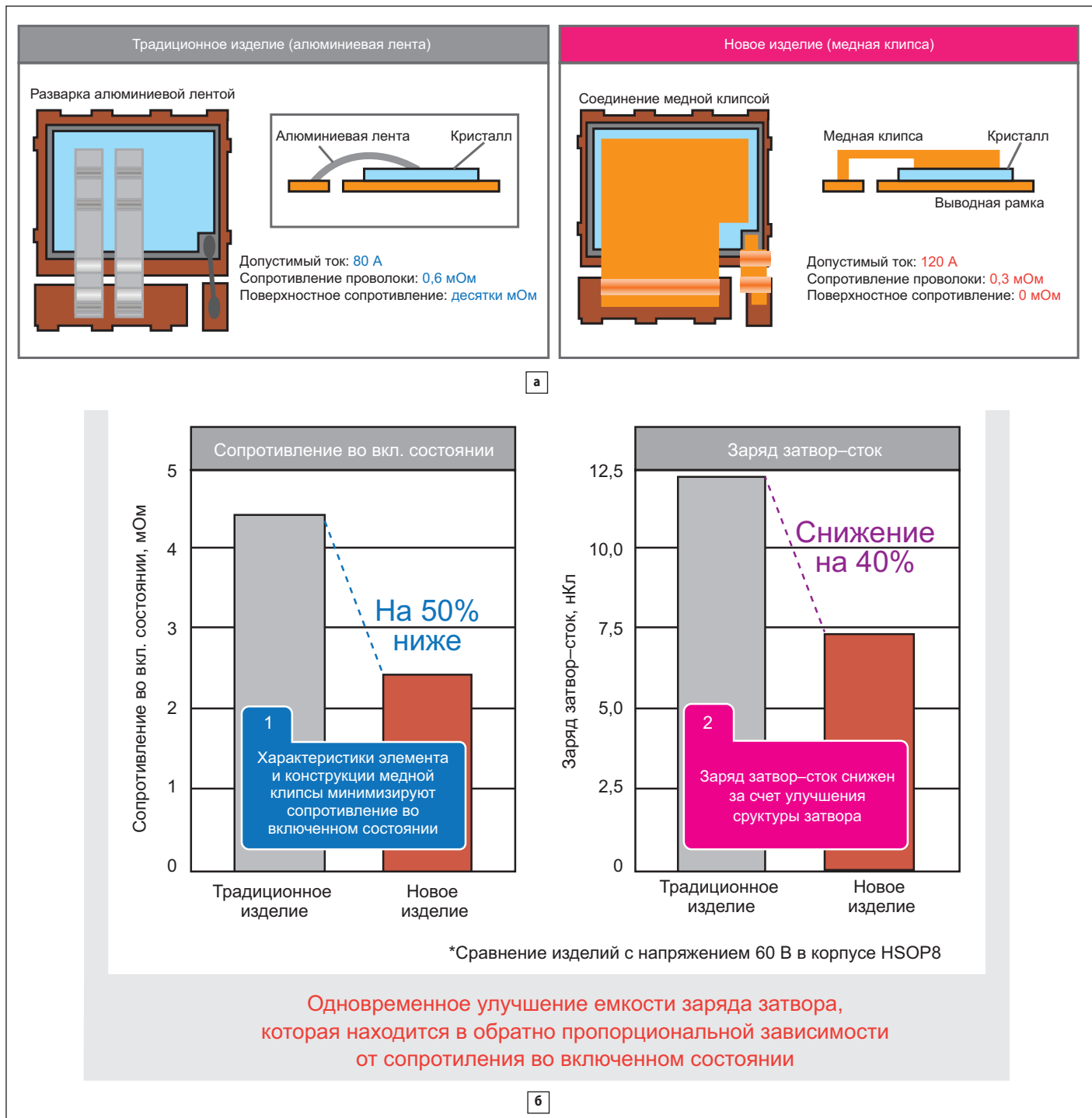


Рис. 4. а) сравнение параметров транзисторов с разваркой выводов Al лентой и Cu клипсами; б) снижение сопротивления R_{on} и заряда затвора Q_{GD} MOSFET от компании ROHM

при этом должна сохраняться их механическая прочность. А на пластинах IGBT осуществляется еще и ионная имплантация на обратной стороне и активация примесей, что требует применения соответствующих методов и инструментов для работы с ультратонкими пластинами. На рис. 12а показаны пластины диаметром 300 мм, утоненные до 50 мкм обычным методом и по процессу TAIKO компании DISCO. В 2025 г. компания Infineon продемонстрировала первую в мире пластину силовой электроники диаметром 300 мм и толщиной всего 20 мкм (рис. 12б) [19]. Уменьшение толщины пластины с обычных 40–60 мкм до 20 мкм снижает сопротивление подложки на 50%, позволяя снизить потери мощности в ИЭТ на кремниевых пластинах более чем на 15%.

Переход на ультратонкие пластины затрагивает не только Si и GaN-на-кремнии. Китайская компания Ziener Tech представила результаты работы по утонению сапфировых подложек, заявив об успешном снижении толщины подложки своих 8-дюймовых пластин GaN-на-сапфире до 50 мкм [20]. При постепенном уменьшения толщины подложки с обычных 200 до 100 мкм и, в конечном итоге, до 50 мкм, тепловые характеристики устройства значительно улучшились. Данные испытаний показывают, что при толщине 200 мкм тепловое сопротивление перехода к корпусу составляет 1,6°C/Вт, что сопоставимо с чипами GaN-на-кремнии. При толщине 100 мкм тепловое сопротивление падает до 1,1°C/Вт, превосходя кремниевые решения. При толщине 50 мкм оно снижается еще до 0,8°C/Вт – примерно вдвое меньше, чем у сопоставимых GaN-на-кремнии.

Новые технологии и материалы монтажа чипов

Еще одним методом снижения теплового сопротивления наряду с утонением пластин являются усовершенствованное покрытие металлизации обратной стороны пластин и новые технологии монтажа чипов на рамку корпуса. Обычно для изделий силовой электроники

на обратную сторону пластин наносят слой Ti-Ni-Ag или Ti-Ni-Au, которые являются элементом низкотемпературной напайки с помощью припоев на основе олова, серебра или золота для монтажа на корпус или выводную рамку. Современные СБИС по технологиям с нанометровыми проектными нормами используют в качестве

Таблица. Сравнительные эксплуатационные характеристики разных припоев и паст для монтажа чипов

Материалы для межсоединений				
Характеристики	ActiveCopper	Золото–олово (AuSn)	Спеченное серебро	Свинцовый припой
Теплопроводность, Вт/(м·К)	250–393	57	140–200	25–50
Электропроводность, % IACS	35–75	8	10–50	10
Температура плавления, °C	1084	280	960	183
Диапазон коэффициента теплового расширения, ppm	3–17	16–17	17–18	24–25
Температура обработки, °C	200–235	300–330	250–300	215–225
Доставка/хранение	комнатная температура	морозильная камера	морозильная камера	хранить в холодильнике
Сертифицировано по стандарту ROHS	да	да	да	нет: запрещено в большинстве приложений
Время обработки, мин	< 8	8–10	30–90	< 8
Миграция	незначительная	незначительная	да	нет

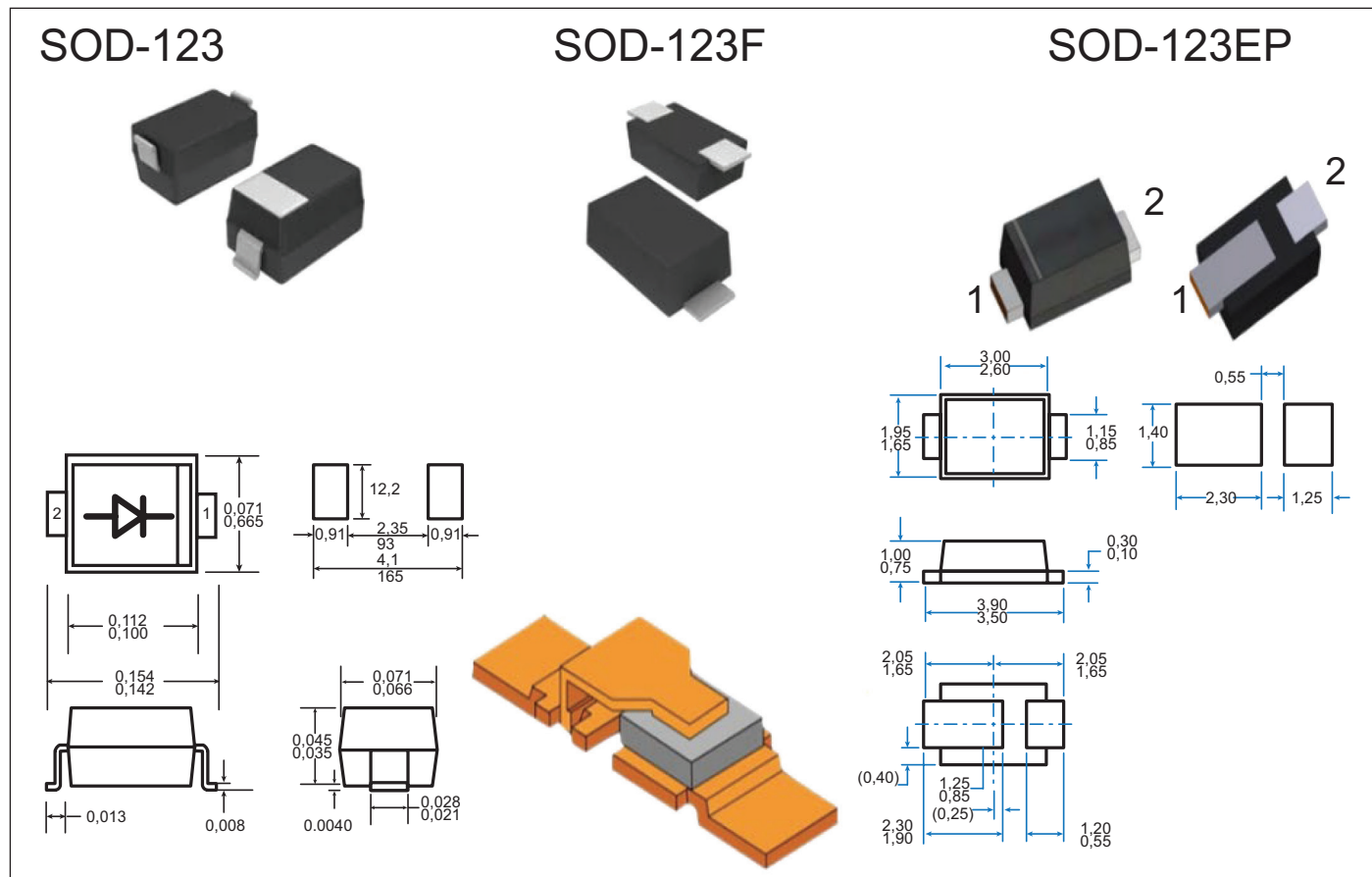
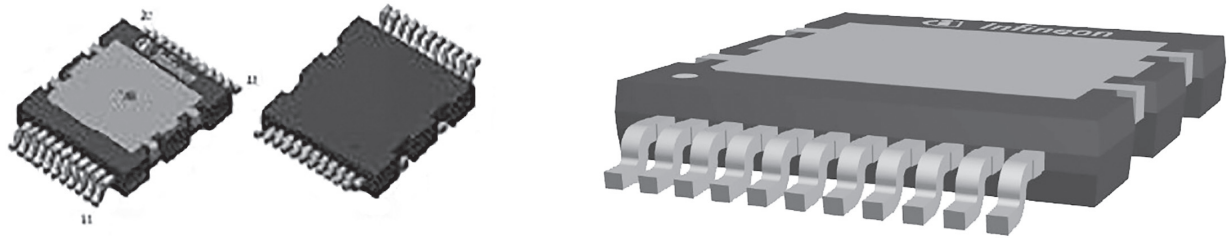


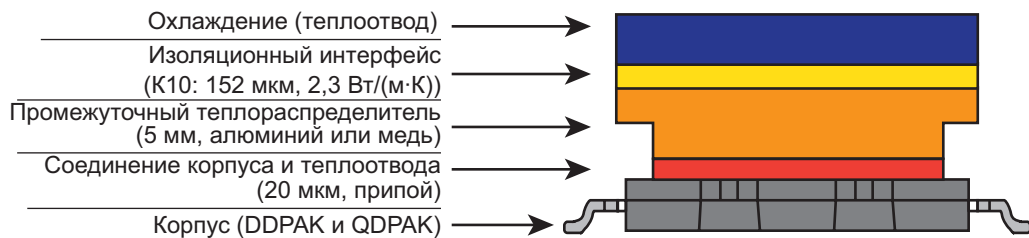
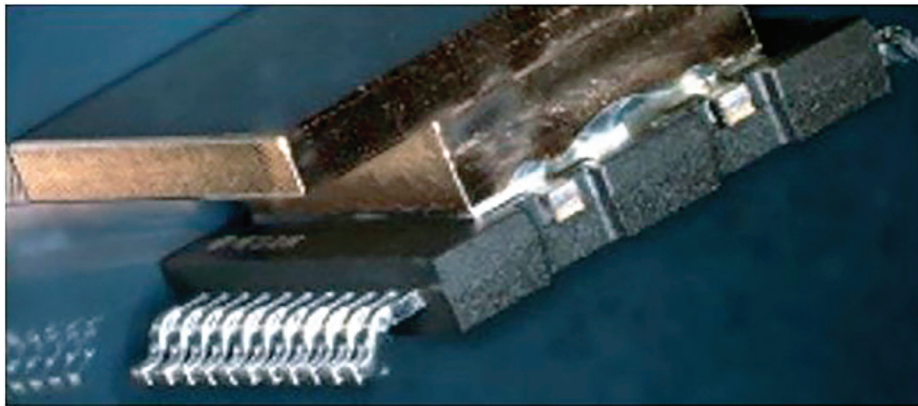
Рис. 5. Эволюция маломощного корпуса SOD-123 для повышения мощности за счет применения медных клипсов и асимметричных выводов

многоуровневых межсоединений лицевой стороны слой Cu-графен. Эти слои также стали использовать для металлизации обратной стороны пластин силовой электроники, что за счет их лучшей электро- и теплопроводности позволяет снизить тепловое и электрическое сопротивление транзисторов, а также улучшить результаты и параметры монтажа чипов (рис. 13) [21].

Еще одним материалом и методом монтажа чипов для силовых полупроводников является технология монтажа спеканием при 230–250°C под давлением с помощью спекаемых паст на основе Ag и Cu [22–24]. Она позволяет улучшить тепловое и электрическое сопротивление, а для Cu-паст и медной фольги – отказаться от Ag и Au в металлизации обратной стороны пластин и в составе припоев для



а



б

Рис. 6. а) конструкция корпуса с монтажом кристалла сверху и верхним теплоотводом; б) пример его теплоотвода

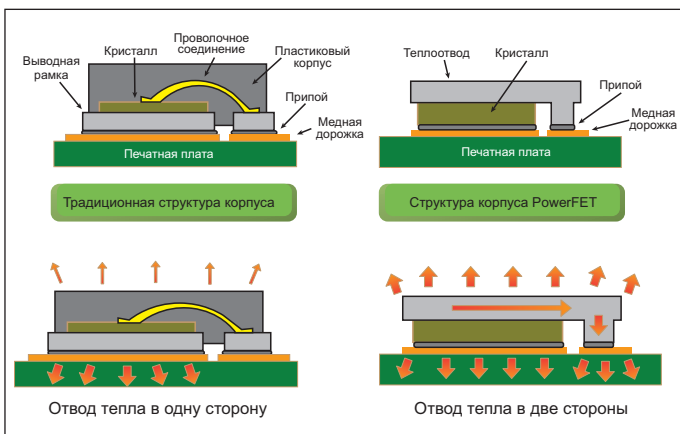
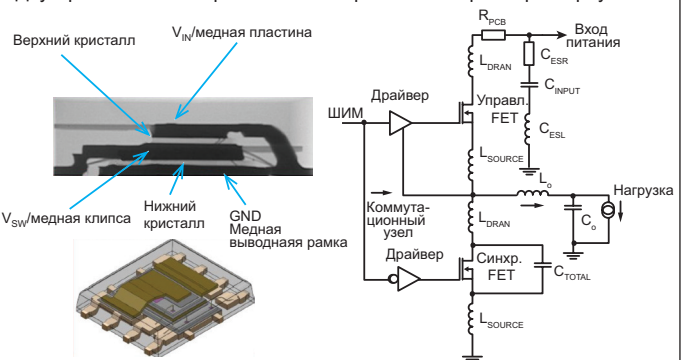


Рис. 7. Корпус PowerFET для монтажа на плату

Двухкристальная сборка снижает паразитные параметры корпуса



Значительный шаг на пути к снижению паразитных параметров корпуса

Рис. 8. 3D-корпус NexFET с медными клипсами компании TI

Сравнение толщины корпусов

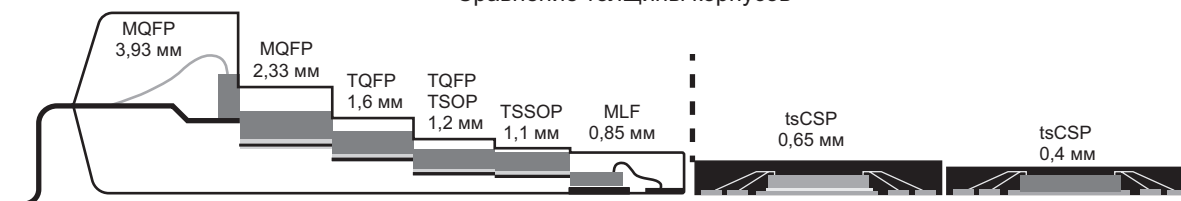


Рис. 9. Тенденция к снижению толщины корпусов микросхем силовой электроники

Снижение толщины пластин

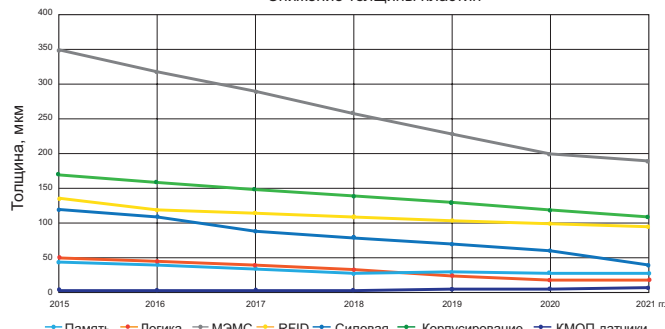


Рис. 10. Тенденция к снижению толщины пластин ИЭТ в 2015–2021 гг.

Технологический процесс

Процесс TAIKO

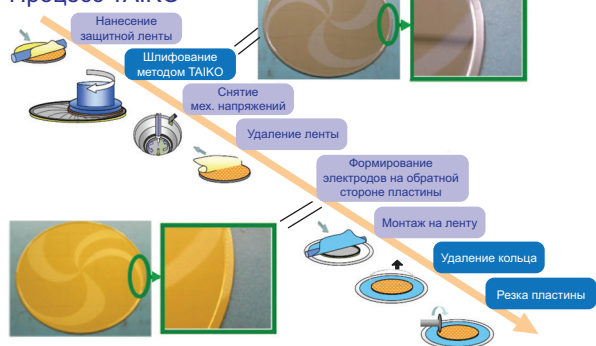


Рис. 11. Процесс TAIKO компании DISCO для утонения пластин



а



б

Рис. 12. а) пластины диаметром 300 мм, утоненные до 50 мкм обычным методом и по процессу TAIKO; б) первая в мире пластина силовой электроники диаметром 300 мм, утоненная до 20 мкм, компания Infineon

сборки модулей, дискретных приборов и силовых ИС. Возможно использование не только жидких, но и сухих паст, а также фольги из Ag и Cu для спекания. Сравнительные эксплуатационные характеристики разных припоев и паст представлены в таблице [25]. Такие пасты выпускаются компанией Henkel, Heraeus и некоторыми другими мировыми производителями [26–28], а оборудование для монтажа чипов спеканием под давлением становится важным для силовых полупроводников. Испытания на сдвиг при воздействии температуры 250°C показывают, что в сравнении с припоем AuSn прочность сдвига у серебряных спекаемых паст в 10 раз выше, а срок службы устройств повышается до 10 раз [29]. Видно, что теплопроводность, электропроводность спекаемых паст значительно превосходит параметры альтернативных припоев. Это особенно актуально для SiC из-за его гораздо более высокой теплопроводности в сравнении с кремнием, где низкая теплопроводность традиционных припоев может ограничивать общую тепловую эффективность. По сравнению с серебром, медь демонстрирует устойчивость к электромиграции, позволяя минимизировать вероятность долгосрочного ухудшения надежности.

Сам процесс уже используется для сборки силовых модулей и в настоящее время применяется для чипов, особенно на основе ШЗП, для дискретных приборов и ИС для их монтажа на выводные рамки. Несколько мировых компаний выпускают оборудование спекания чипов под давлением с использованием Ag- и Cu-паст [30–31]. Одним из лидеров в производстве оборудования спекания под давлением и без него является итальянская компания AMX [32]. Она провела несколько модернизаций такого оборудования и инструментов. Ее последним нововведением является система Micro-Punch, в которой давление прикладывается независимо к каждой отдельной точке для разных чипов с помощью специального прижимного устройства, защищенного патентом, что снижает риск повреждения чипов.

Сочетание монтажа чипов спеканием Cu с использованием внутренних медных выводов позволяет значительно снизить температуру кристалла. На рис. 14 приведены сравнительные результаты измерения температуры поверхности кристалла SiC и выводов для разных способов монтажа чипов и с использованием разварочных проволок из Al и Cu в компании Wolfspeed [33]. Для кристалла SiC использо-

валась технология Die Top System (DTS), в ходе которых на поверхность площадки для разварки медной проволоки помещали медную фольгу. Верхний слой меди можно наносить методом гальванического покрытия. Видно, что при токовой нагрузке 80 А максимальная температура одного и того же кристалла примерно на 90°C ниже при использовании медных проволочных соединений на основе Cu DTS в сочетании с монтажом чипов методом спекания меди.

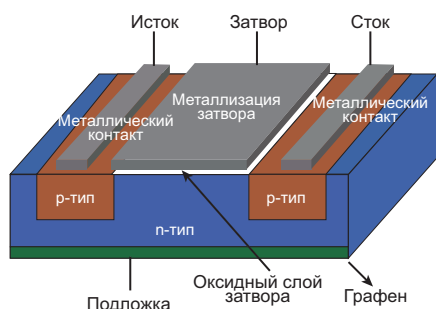
Искусственный интеллект в силовых полупроводниках

ИИ намерен осуществить революцию в силовой электронике с помощью того, что институт Fraunhofer IISB называет «когнитивной силовой электроникой» [34]. Прогнозируется, что уже используемые интеллектуальные силовые модули превратятся в системы, способные к предиктивному обслуживанию и мониторингу работоспособ-

ности в реальном времени. Таким образом, электроприводы становятся интегрированными интеллектуальными системами, которые следят за своим текущим рабочим состоянием. Основанные на методах машинного обучения, когнитивные системы силовой электроники могут делать прогнозы и автономно реагировать на внутренние и внешние воздействия и события. Эти разработки позволяют устройствам предсказывать сбои, повысив надежность системы и сократив время простоя. Например, инвертор уведомит о возможной проблеме транзистора за несколько дней, предоставив практическую информацию для предотвращения простоев. Для этого в составе чипов и корпусов силовых устройств будут применяться датчики контроля их работы, обеспечивающие мониторинг в режиме реального времени. Очевидно, что требуемые характеристики силовой электроники нового типа больше не достигаются с помощью существующих полупроводниковых приборов и системных решений. В разработке находятся силовые полупроводники на основе материалов со сверхширокой запрещенной зоной и другие инновационные устройства, к которым относятся интегрированные демпфирующие цепи или активные выключатели. Кроме того, ускорение коммерческого принятия этих технологий происходит благодаря сочетанию ИИ с силовой электроникой. Интегрированная силовая электронная система – симбиоз инновационных технологий силовых полупроводников, микроэлектроники и искусственного интеллекта – становится реальностью.

Управление температурой в реальном времени и отслеживание, вероятно, будут находить все большее применение, поскольку ИИ продолжает совершенствоваться. Данные от датчиков температуры в реальном времени позволят системам на базе ИИ определять оптимальный подход к охлаждению объектов, изменяя производительность и эффективность по требованию. Для управления сложными температурными тенденциями в высокопроизводительных приложениях это имеет решающее значение. Встраивание решений по управлению температурой непосредственно в такие компоненты, как печатные платы и чип-пакеты, станет все более распространенным в течение следующих нескольких лет.

ИИ можно использовать для оптического контроля качества пластин на технологическом маршруте производства чипов, а также в некоторых других сферах силовой электроники.



Проволока диаметром 25 мкм	Золото	Медь	Графен-медь
Электропроводность, % по стандарту IACS	77%	98%	102
Теплопроводность, Вт/(м·К)	318	380	460
Прочность на разрыв 25-мкм проволоки, г	9	15	15,34
Прочность на сдвиг 25-мкм проволоки, г	15	35	51,29

Рис. 13. Металлизация обратной стороны Cu-графеновых пластин и достигаемое с ее помощью улучшение параметров монтажа чипов MOSFET

Упрощенное тепловое сравнение: монтаж кристалла / алюминиевая проволока

Один кристалл в разрезе ХМЗ-IMH (бессвинцовый монтаж на подложку):

- используется исключительно для сравнения
- входной ток 80 А

*Указаны максимальные температуры для всех значений

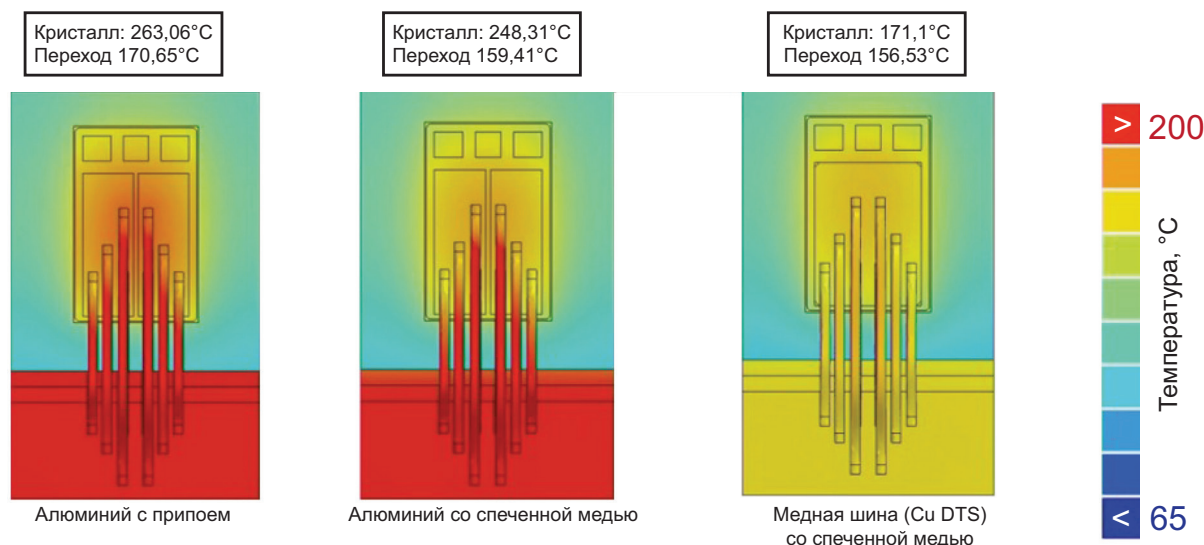


Рис. 14. Сравнительные результаты температуры поверхности кристалла SiC MOSFET и выводов в разных способах монтажа чипов и с использованием разварочных проволок из Al и Cu в компании Wolfspeed

Выводы

1. Эволюция технологий, материалов производства чипов, корпусов и технологий сборки новых типов привели к значительному росту средних рабочих токов силовых ИЭТ с десятков до 300–400 А и к необходимости снижения потерь мощности.
2. Мировые технологии и изделия силовых полупроводников эволюционируют в сторону увеличения мощности, снижения потерь, уменьшения размеров чипов и улучшения динамических параметров изделий на основе кремния и новых ШЗП-материалов. Одной из важных тенденций для достижения этого является заимствование и перенос из апробированных технологий СБИС и сборки силовых модулей целых технологических блоков и новых приемов.
3. В связи с увеличением мощности силовых дискретных полупроводников и ИС, корпуса, методы, материалы и технологии сборки эволюционируют в направлении «безвыводных» конструкций корпусов. Кроме того, наблюдаются тенденции использования новых методов теплоотвода, технологий, материалов монтажа чипов и металлизации обратной стороны чипов с меньшим тепловым и электрическим сопротивлением, а также разваркой с увеличением сечения внутренних медных выводов.
4. Промышленное применение методов 2,5–3D-сборки для силовых полупроводников характерных для СБИС стало важным инструментом миниатюризации силовых ИЭТ и улучшения их параметров.
5. Корпуса силовых дискретных ИЭТ для достижения более высокой мощности совершили эволюцию и переход от простых выводных корпусов типа ТО-220, ТО-247 к корпусам поверхностного монтажа типа ТО-263, «безвыводным» корпусам DFN8 (5×6 и 8×8 мм), а в текущей генерации к еще более мощным корпусам, в т. ч. с верхним монтажом чипов и верхним и двухсторонним охлаждением типа QDPAK, CCPAK1212, TOLL, PowerFET и корпусам, создаваемым на печатной плате.
6. Корпуса микросхем силовой микроэлектроники эволюционировали от вертикальных DIP-конструкций к модификациям поверхностного монтажа типа SOT, SOP, HSOP и др., а в текущих конструкциях – к «безвыводным» корпусам типа QFN, DFN и др., а также к корпусам LGA, BGA с шариковыми выводами с постепенным снижением толщины корпусов.
7. Разварка внутренних выводов с использованием медных клипсов вместо проволочных выводов позволяет значительно улучшить электрическое и тепловое сопротивление силовых ИЭТ, увеличить их мощность и применяется даже для сборки изделий средней и малой мощности.
8. Метод монтажа чипов с использованием технологии и оборудования спекаемых паст из серебра и меди под давлением вместо напайки на мягкие припои позволяет не только улучшить электрические и тепловые параметры силовых ИЭТ, но и очень значительно повысить их надежность и срок службы.
9. Переход пластин повышенного диаметра 200–300 мм к ультраутонению до 20 мкм стал характерной особенностью изделий силовых полупроводников, опережающей достижения и уровень всех других типов полупроводниковой продукции. ■

P.S. В Части 3 этой статьи рассматривается состояние технологий производства кристаллов, сборки и проблемы российского рынка и предприятий силовой полупроводниковой микроэлектроники.

Литература

1. Боднар Д. Эволюция технологий и материалов силовой полупроводниковой микроэлектроники. Часть 1. Технологии производства пластин и кристаллов. Электронные компоненты. №7. 2026.
2. Chip-Scale Packaging. Efficient Power Conversion Corporation // www.epc-co.com.

3. Maximizing GaN Power Transistor Performance with Embedded Packaging. GaN Systems // www.gansystems.com.
4. CCPAK1212 MOSFETs. Nexperia // www.nexperia.com.
5. Low ON-Resistance Nch Power MOSFETs (Cu Clip Type). 2023 ROHM // www.rohm.com.
6. SOD-123 Component Package 2025 // blog.mbedded.ninja.
7. Packaging Advances for Thermal Management in WBG Power Semiconductors. Power Electronics News. January. 6. 2026 // www.powerelectronicsnews.com.
8. T2PAK: Top-Side Cooled Package Designed for Automotive and Industrial High Voltage Applications. Onsemi // www.onsemi.com.
9. Quadruple DPAK (QDPAK) Package. Infineon Technologies // www.infineon.com.
10. Designing with Top Side Cooled (TSC) Silicon Carbide Power Devices. Wolfspeed // www.wolfspeed.com.
11. Embedded PCB packaging of WBG Power Electronics. Power Electronics News. November. 3. 2023 // www.powerelectronicsnews.com.
12. Stack Current with PowerStack Packages for Higher Power POL. Texas Instruments // www.ti.com.
13. 3D packaging advancements drive performance, power and density in power devices. Texas Instruments // www.ti.com.
14. Radiation Tolerant Plastic Package Products. Renesas Electronics Corporation // www.renesas.com.
15. TI Space Enhanced Plastic Logic Overview and Applications in Low-Earth Orbit Satellite Platforms. Texas Instruments // www.ti.com.
16. Боднар Д. Ультратонкие пластины как тенденция развития полупроводниковых технологий. Компоненты и технологии. №11. 2012.
17. Thin Wafer Processing and Dicing Equipment Market 2016. YOLE Development // www.yolegroup.com.
18. TAIKO Process. DISCO Corp. // www.disco.co.jp.
19. Infineon Unveils the World's Thinnest Silicon Power Wafer/Infineon Technologies AG. October. 29. 2024 // www.infineon.com.
20. New Thermal Management Breakthrough: GaN-on-Sapphire Substrate Thinned to 50µm. TrendForce. April. 27. 2026 // www.trendforce.com.
21. MSH30N48 Use Graphene Cu for the Backside Metal to Get the Low $R_{DS(on)}$ and Better Thermal Resistance. Bruckewell Technology // www.bruckewell-semi.com.
22. Low-Temperature Sintering Technologies in Power Electronics: Materials, Process, and Advanced Packaging of SiC WBG Semiconductors. IntechOpen // www.intechopen.com.
23. Large-Area Sintering Advances Improve Power Module Performance. Power Electronics News. October 30. 2023 // www.powerelectronicsnews.com.
24. Is Copper Sintering the Key to Advancing Wide Band Gap Semiconductors? EETimes. April 27. 2026 // www.eetimes.com.
25. Advanced Sintering Materials Enable Next Generation Power Electronics. Kuprion // www.kuprioninc.com.
26. Die Attach Paste. Henkel Corp. // www.henkel-adhesives.com.
27. mAgic Sinter Pastes for High Performance Applications. Heraeus Electronics // www.heraeus-electronics.com.
28. Pressure Sintering Products. INDIUM Corp. // www.indium.com.
29. Sintering Die Attach Technology for Power Semiconductors. Power Electronics News. November 10. 2021 // www.powerelectronicsnews.com.
30. Sinter Bonder. Tresky // www.tresky.de.
31. Sinterstar Innovate F-XL. Boschman Advanced Packaging Technology // www.boschman.nl.
32. Ag/Cu Pressure Sintering Portfolio. AMX Automatrix // www.amx-automatrix.it.
33. Package Innovations for SiC Power Devices. Power Electronics News. January 26. 2023 // www.powerelectronicsnews.com.
34. The Perfect Match – (U)WBG Semiconductors and Information Technology are Revolutionizing Power Electronics. Fraunhofer IISB // www.iisb.fraunhofer.de.